

F1

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-125994

(43)Date of publication of application : 15.05.1998

(51)Int.Cl.

H01S 3/18

(21)Application number : 08-276405

(71)Applicant : NEC CORP

(22)Date of filing : 18.10.1996

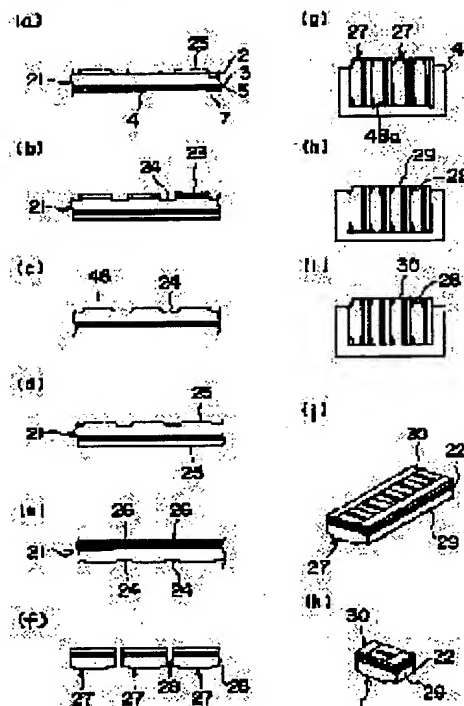
(72)Inventor : MATSUNO SHUNICHI
HAGIWARA YOSHIKI
KAKIMOTO YOSHIHIRO

(54) SEMICONDUCTOR LASER DEVICE AND MANUFACTURING METHOD THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method of manufacturing a semiconductor laser device which is lessened in cost by simplifying its manufacturing process.

SOLUTION: A resist film 23 is applied onto a wafer 21 and patterned, arranged grooves 24 are provided to the wafer 21, the resist film 23 is removed, an electrode 25 is provided to both the surfaces of the wafer 21, cleaving marks 26 are provided to the wafer 21, and the wafer 21 is cleaved into semiconductor laser bars 27. Furthermore, the semiconductor laser bars 27 are nearly vertically placed on an edge face coating jig 48 so as to make their one cleaved edge faces 28 expose, a protective film 29 is formed on the cleaved edge faces 28, the semiconductor laser bars 27 are nearly vertically placed on an edge face coating jig 48 so as to make their other cleaved edge faces 28 expose, and a protective film 30 is formed on the other cleaved edge faces 28, respectively. The semiconductor laser bars 27 are divided into separate semiconductor laser devices 1.



LEGAL STATUS

[Date of request for examination] 18.10.1996

[Date of sending the examiner's decision of rejection] 26.05.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3003592

[Date of registration] 19.11.1999

[Number of appeal against examiner's decision of rejection] 11-10518

[Date of requesting appeal against examiner's decision of rejection] 24.06.1999

[Date of extinction of right]

(51)Int.Cl.⁹
H 0 1 S 3/18

識別記号

F I
H 0 1 S 3/18

審査請求 有 請求項の数 6 O L (全 7 頁)

(21)出願番号 特願平8-276405

(22)出願日 平成8年(1996)10月18日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 松野 俊一

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 萩原 義昭

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 柿本 義裕

東京都港区芝五丁目7番1号 日本電気株式会社内

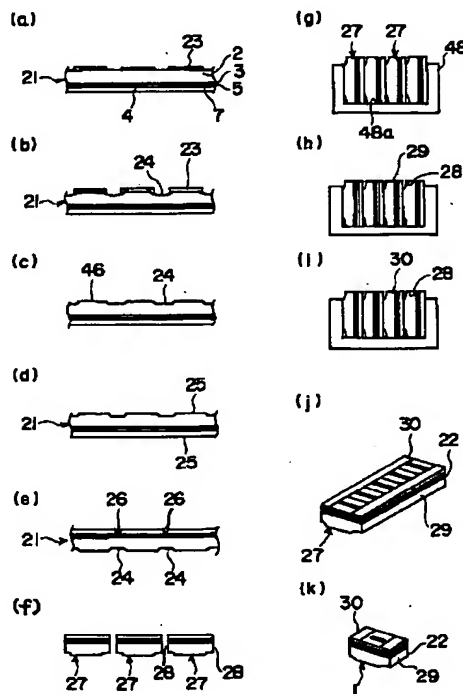
(74)代理人 弁理士 後藤 洋介 (外2名)

(54)【発明の名称】 半導体レーザ素子及びその製造方法

(57)【要約】

【課題】 半導体レーザ素子の製造工程を簡略化し、以て低価格な半導体レーザ素子とその製造方法を提供すること。

【解決手段】 ウエハ21上にレジスト膜23を塗布しマスクパターンを形成する工程と、ウエハ21上に複数の配列溝24を形成する工程と、レジスト膜23を除去する工程と、ウエハ21の両面に電極25を形成する工程と、ウエハ21に劈開用のキズ26を付ける工程と、ウエハ21を劈開し複数の半導体レーザバー27を形成する工程と、複数の半導体レーザバー27を劈開端面28が露出するように端面コーティング用治具48に略垂直に載置する工程と、劈開端面28に保護膜29を形成する工程と、複数の半導体レーザバー27を他方の劈開端面28が露出するように端面コーティング用治具48に略垂直に載置する工程と、他方の劈開端面28に保護膜30を形成する工程と、各半導体レーザバー27を個々の半導体レーザ素子1に分離する工程とを有する。



【特許請求の範囲】

【請求項1】 相対向する第1と第2の面を有する半導体基板と、該半導体基板の前記第1の面に一方向に沿って形成された活性層と、前記半導体基板の前記活性層の両端側にそれぞれ形成される発光面及び発光背面と、前記第1及び第2の面にそれぞれ形成された電極面とを備える半導体レーザ素子において、前記半導体基板の前記発光面又は発光背面の少なくとも一方の面と前記第2の面との境界に切欠部を設けたことを特徴とする半導体レーザ素子。

【請求項2】 請求項1記載の半導体レーザ素子において、前記切欠部の深さは5 μ m以上で前記半導体基板の厚さ以下であることを特徴とする半導体レーザ素子。

【請求項3】 ウエハの第1の面に光共振器を形成する工程と、前記ウエハの第2の面に前記光共振器と直交して複数の配列溝を形成する工程と、前記ウエハの両面に電極を形成する工程と、前記配列溝の幅方向中心線に沿って劈開し複数の半導体レーザバーを形成する工程と、該複数の半導体レーザバーの劈開端面が露出するように整列する工程と、前記劈開端面に保護膜を形成する工程とを有することを特徴とする半導体レーザ素子の製造方法。

【請求項4】 請求項3記載の半導体レーザ素子の製造方法において、前記保護膜をスパッタ法により形成し、前記劈開端面をスパッタ方向と略直交する方向に整列させたことを特徴とする半導体レーザ素子の製造方法。

【請求項5】 請求項3記載の半導体レーザ素子の製造方法において、前記配列溝は前記半導体基板に対するエッチングにより形成されることを特徴とする半導体レーザ素子の製造方法。

【請求項6】 請求項5記載の半導体レーザ素子の製造方法において、前記エッチングは、酸性溶液によるウェットエッチング又はハロゲン元素系ガスによるドライエッチングのいずれかにより形成されることを特徴とする半導体レーザ素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体レーザ素子及びその製造方法に関する。

【0002】

【従来の技術】かかる半導体レーザ素子は、一般に、図4に示すように、半導体基板31と、この半導体基板31の第1の面に一方向に沿って形成された活性層32と、この活性層32を挟むクラッド層33とを備えている。尚、半導体レーザ素子の発光に関する構造は、特公平6-58988号等に既に示されているので、詳細な組成・構造等についての説明は、ここでは省略する。

【0003】更に、半導体基板31の活性層32の両端側には、それぞれ発光面34、発光背面36が形成され、また、半導体基板31の発光面34及び発光背面3

6以外の相対向する二面、即ち、第1と第2の面には、それぞれ電極面40、38が形成されている。そして、発光面34及び発光背面36には、半導体レーザ素子の信頼性向上、長寿命化等のために、それぞれレーザ光透過性及び反射性保護膜（以下、両者を含めて保護膜と言う）が形成される。

【0004】以下、かかる保護膜を上述した発光面34及び発光背面36に形成する従来の方法について説明する。

10 【0005】まず、図5を参照して、従来の一般的な保護膜形成方法について説明する。

【0006】この保護膜形成方法は、半導体ウエハから劈開により形成した半導体レーザ素子が一列に並んだ複数の半導体レーザバー50を、発光面34及び発光背面36の一方が露出するように端面コーティング用治具54の載置面56に対して垂直に装填し、発光面34又は発光背面36に、スパッタ、CVD法等により保護膜を形成するものである。

20 【0007】この方法によると、各半導体レーザバー50同士の間にも僅かでも隙間が形成されると、スパッタ、CVD等の際に、その隙間から保護膜形成物質が回り込み、半導体レーザ素子の電極面38や40に付着する。その結果、後工程で半導体レーザバー50を半導体レーザ素子のチップに分離する際に、保護膜が剥れたり、クラックが生成される等の不具合が生じることがある。また、保護膜形成物質により電極面38や40に被膜が形成されてしまい、ヒートシンクへのマウントが困難になったり、電極面38、40へのワイヤボンディングができず導電不良、剥れ断線不良の誘因となるという問題点がある。

30 【0008】かかる問題点を解決する方法として、図6に示すように、複数の半導体レーザバー50を半導体レーザ素子の電極面38又は40同士が平行になるよう整列させ、その間に各半導体レーザ素子の活性層32の長さと同長さのスペーサ44を挿入し、図示しない端面コーティング用治具に装填し電極面38又は40方向より所定の荷重にて圧着する方法も採られている。

40 【0009】この方法によると、スペーサ44が、半導体レーザバー50における各半導体レーザ素子の電極面38又は40をカバーし、スパッタ等の間に保護膜形成物質が半導体レーザ素子の電極面38又は40に回り込み付着するのを防止することが可能である。

【0010】一方、上記のようなスペーサを不要とする方法も、例えば、特開昭63-153876号等に提案されている。この特開昭63-153876号記載の半導体レーザの端面処理方法は、半導体レーザバーを治具の載置面に対して傾斜させて載置することで、各半導体レーザバー同士の間にも隙間が形成されていても、そこから保護膜形成物質が侵入しにくいようにして、電極面に被膜が形成されるのを防止しようとするものである。

【0011】更に、特開平7-30196号には、簡単且つ歩留まり良く、また、端面形状に依存することなく保護膜を形成することを目的とし、レーザー状態に細分化することなくウエハ状態のままでエッチングして溝を形成し、端面に保護膜を形成する方法が記載されている。この保護膜形成方法は、半導体レーザー等のチャネル導波路を構成する半導体素子において、前記チャネル導波路の共振器あるいは端面となる溝を半導体基板に形成し、更に、その溝の側壁に上記半導体レーザー等の保護膜を形成した後、上記溝部にチャネル導波路構造となるエピタキシャル層を形成し、更に、チャネル導波路以外の部位をエッチングして半導体レーザー等の発光面及び発光背面を形成するものである。

【0012】

【発明が解決しようとする課題】しかしながら、図6に示した従来の方法では、複数の半導体レーザー50を整列させる際に、スペーサ44を挟み込むことから、このスペーサ44が必要な分コストが高くなる。また、各半導体レーザー50とスペーサ44の端面を精度良く並べ整列させるためには、図5に示した端面コーティング用治具54と比べても、より複雑な機構を備えた精密な端面コーティング用治具が必要になるという問題があった。

【0013】一方、特開昭63-153876号記載の方法では、各半導体レーザーが治具の載置面に対して傾斜して載置されるので、各半導体レーザーの端面全体に亘って均一な厚さの保護膜を形成することが困難であった。また、半導体レーザーの幅がばらついた場合、保護膜をつけるべき面が、必ずしも階段状に整列しないことが起こり得る。その結果、例えば、幅の広い半導体レーザーの下隣りに幅の狭いものが重なると、スパッタ方向に対し後者が前者の陰になり、保護膜が薄くなったり、保護膜が形成されないこともある。

【0014】更に、特開平7-30196号記載の方法では、発光面及び発光背面をエッチングにより形成するため、発光面に凹凸が生じ、劈開により形成した面ほどシャープにならないので、光が発光面で散乱してしまい、発光効率が悪いという問題がある。また、従来と同じ発光量を得るためには、電流を多く流さなければならぬので、半導体レーザー素子内部でのエネルギー損失が大きくなる。このため、発熱量も大きくなり、半導体レーザー素子の寿命低下の要因となる。

【0015】本発明の目的は、半導体レーザー素子の製造工程を簡略化し、以て低価格な半導体レーザー素子とその製造方法を提供することにある。

【0016】また、本発明の他の目的は、半導体レーザー素子の発光面等に均一な厚さの保護膜を形成することが可能な半導体レーザー素子の製造方法を提供することにある。

【0017】また、本発明の更に他の目的は、劈開面の

優れた発光効率を維持しながら、製造工程を簡略化し得る半導体レーザー素子の製造方法を提供することにある。

【0018】

【課題を解決するための手段】本発明によれば、相対向する第1と第2の面を有する半導体基板と、該半導体基板の前記第1の面に一方向に沿って形成された活性層と、前記半導体基板の前記活性層の両端側にそれぞれ形成される発光面及び発光背面と、前記第1及び第2の面にそれぞれ形成された電極面とを備える半導体レーザー素子において、前記半導体基板の前記発光面又は発光背面の少なくとも一方の面と前記第2の面との境界に切欠部を設けたことを特徴とする半導体レーザー素子が得られる。

【0019】また、本発明によれば、前記切欠部の深さは5 μ m以上で前記半導体基板の厚さ以下であることを特徴とする半導体レーザー素子が得られる。

【0020】更に、本発明によれば、ウエハの第1の面に光共振器を形成する工程と、前記ウエハの第2の面に前記光共振器と直交して複数の配列溝を形成する工程と、前記ウエハの両面に電極を形成する工程と、前記配列溝の幅方向中心線に沿って劈開し複数の半導体レーザーを形成する工程と、該複数の半導体レーザーの劈開端面が露出するように整列する工程と、前記劈開端面に保護膜を形成する工程とを有することを特徴とする半導体レーザー素子の製造方法が得られる。

【0021】また、本発明によれば、前記保護膜をスパッタ法により形成し、前記劈開端面をスパッタ方向と略直交する方向に整列させたことを特徴とする半導体レーザー素子の製造方法が得られる。

【0022】また、本発明によれば、前記配列溝は前記半導体基板に対するエッチングにより形成されることを特徴とする半導体レーザー素子の製造方法が得られる。

【0023】また、本発明によれば、前記エッチングは、酸性溶液によるウェットエッチング又はハロゲン元素系ガスによるドライエッチングのいずれかにより形成されることを特徴とする半導体レーザー素子の製造方法が得られる。

【0024】

【発明の実施の形態】本発明の実施の形態について図面を参照して説明する。

【0025】本発明の第1の実施の形態に係る半導体レーザー素子1は、図1(a)、(b)及び(c)に示すように、半導体基板2と、半導体基板2の第1の面上に形成された下部クラッド層3及び上部クラッド層5と、これら下部クラッド層3及び上部クラッド層5に挟まれ、半導体基板2の第1の面に一方向に沿って形成された活性層(光共振器とも呼ぶ)4と、上部クラッド層5上に形成されたコンタクト層7を備えている。半導体基板2の活性層4の両端側には、それぞれ発光面6、発光背面8が形成され、それぞれの表面には保護膜29、30が

コーティングされている。半導体基板2の発光面6及び発光背面8以外の相対向する二面、即ち、第1と第2の面には、それぞれ電極面12、10が形成されている。尚、従来の技術の項でも述べたように、半導体レーザ素子の発光に関する構造については、特公平6-58988号等に既に示されているので、詳細な組成・構造等についての説明は、ここでも省略する。

【0026】本実施の形態に係る半導体レーザ素子1の特徴は、半導体基板2の発光面6及び発光背面8のそれぞれと半導体基板2の第2の面に形成された電極面10との境界に切欠部14、14が設けられていることである。もし、保護膜を発光面6又は発光背面8のいずれか一方のみに形成する場合、切欠部14はいずれか一方だけに設けるようにしても良い。

【0027】図2は、図1に示した第1の実施形態に係る半導体レーザ素子の製造工程の概略を示す図である。活性層4や下部クラッド層3及び上部クラッド層5を形成する方法は、従来と同様であるので図示及び説明を省略する。図2(a)は、ウエハ21の表面に半導体レーザに必要な層を既に形成した状態を示す。

【0028】本実施形態の半導体レーザ素子を製造するには、まず、図2(a)に示すように、ウエハ21の裏面にレジストパターンニングを行う。即ち、ウエハ21の表面に活性層4が形成されたウエハ21の裏面上にレジスト膜23を塗布した後、フォトリソグラフィによりパターンニングを行ってマスクパターンを形成する。尚、本実施形態では、ウエハ21の厚さは、約100 μ mである。また、レジストの種類としては、有機系保護膜を用いた。

【0029】次に、図2(b)に示すように、上記レジスト膜23をエッチングマスクとし、硫酸等の酸系のエッチャントを用いて、常温で2~3分間ウエットエッチングすることによりウエハ21の裏面上に複数の配列溝24を形成する。ここで、配列溝24は、活性層4と直交する方向に形成される。

【0030】続いて、図2(c)に示すように、有機溶剤を用いてレジストを除去する。これにより、同図に示すように、幅約500 μ mの平坦部46と、幅約40 μ m、深さ約20 μ mの配列溝24が形成される。

【0031】更に、図2(d)に示すように、ウエハ21の表裏両面に電極25を形成する。本実施形態では、p側オーミック電極用としてCr-Au電極を、また、n側オーミック電極用としてAuGe-Au電極を、それぞれ真空蒸着法により形成した。尚、p型及びn型の電極のオーミックコンタクトをとるために、200~300℃で20~30分間の熱処理を行った。

【0032】次に、図2(e)に示すように、ダイヤモンドポインタによりウエハ21の表面側に、裏面の配列溝24の幅方向中心に対応するように、数 μ mの深さに劈開用のキズ26を付け、続いて、図2(f)に示すよ

うに、ウエハ21を劈開し、複数の半導体レーザバー27を形成する。これにより、図2(f)に示すように、各半導体レーザバー27の幅方向の両面に、劈開端面28がそれぞれ形成される。

【0033】続いて、図2(g)に示すように、複数の半導体レーザバー27を端面コーティング用治具48の載置面48aに対して略垂直に整列させて、端面コーティング用治具48で左右から力を加えて保持・固定し、図2(h)及び(i)に示すように、上記劈開端面28の両面に、それぞれ保護膜29、30を形成する。

【0034】即ち、まず、図2(h)に示すように、一方の劈開端面28に高反射膜としての保護膜29を、スパッタ法により300~500nmの膜厚に形成し、続いて、図2(i)に示すように、他方の劈開端面28に反射防止膜としての保護膜30を、同様にスパッタ法により約100nmの膜厚に形成する。ここで、劈開端面28は、スパッタ源から粒子が飛んでくる方向(以下、スパッタ方向と呼ぶ)と直交する面に整列させるので、半導体レーザバーの整列位置に依存せず、均一な膜厚が得られる。尚、スパッタリング条件としては、真空度10~20mTorrの下、1~3kWの出力の高周波電力を用いた。膜の材質としては、SiO₂又はAl₂O₃の単層、あるいはこれらを交互に積層して用いた。

【0035】これにより、図2(j)に示すように、保護膜29、30を形成された各半導体レーザバー27が得られる。この半導体レーザバー27に対して、続いて、300 μ mの寸法でペレットサイズが行われ、図2(k)に示すように、各半導体レーザバー27はチップ状の個々の半導体レーザ素子(ペレット)1に分離される。

【0036】尚、以上の方法により製造された本第1の実施形態に係る半導体レーザ素子1は、図1(a)に示す540X300 μ mの矩形形状を有し、図1(c)に示すように、裏面に上述した配列溝24が2つに分かれたことによって形成された幅約20 μ m、深さ約20 μ mの段差が幅方向両端部に形成され、これら段差により発光面6及び発光背面8のそれぞれと一方の電極面10との境界に切欠部14、14を生じるに至っている。尚、半導体レーザ素子(ペレット)1は、図1(c)に示すように、幅約500 μ mの平坦部46を備えている。配列溝24の深さは5 μ m以上あれば同様の効果が得られることが確かめられた。また、配列溝24が下部クラッド層3まで到達すると、発光面に凹凸ができ、発光効率が低下するので、配列溝24の深さは半導体基板2の厚さより小さいことが必要である。

【0037】この図1(a)及び(c)から分かるように、図2(h)及び(i)に示した保護膜形成工程において、保護膜形成物質が半導体レーザ素子(ペレット)1の電極面10及び12側に回り込み付着するが、この付着は切欠部14、14内にとどまり、平坦部46にま

で及ぶことは無い。従って、保護膜29、30を形成後、上述したペレットサイズ工程で、各半導体レーザーバー27を個々の半導体レーザー素子（ペレット）1に分離する際に、保護膜29、30が剥れたり、クラックが生成される等の不具合が生じるのを有効に防止することが可能である。

【0038】また、半導体レーザー素子（ペレット）1の電極面10及び12側に回り込み付着する保護膜形成物質は、切欠部14、14内にとどまり、平坦部46にまで及ぶことがないので、保護膜形成物質により電極面10や12に被膜が形成されてしまい、ヒートシンクへのマウントが困難になったり、電極面10、12へのワイヤボンディングができず導電不良、剥れ断線不良が起これという問題も解決することができる。

【0039】更に、図6に示した従来の方法と異なり、スペーサが不要になることから、その分、低コストに半導体レーザー素子（ペレット）1を製造できる。また、スペーサを挟まないで、複数の半導体レーザーバー27を整列させるために複雑な機構や精密な治具は必要で無くなるので、半導体レーザー素子（ペレット）1の製造工程が簡略になる。

【0040】更にまた、各半導体レーザーバー27は端面コーティング用治具48の載置面48aに対して略垂直に載置され、劈開端面28がスパッタ方向と直交した面となるように整列させるので、各半導体レーザーバー27の幅がばらついて、陰になるところができず、各半導体レーザーバー27の端面全体に亘って均一な厚さの保護膜を形成することができる。

【0041】本発明の第2の実施の形態について図3を参照して説明する。

【0042】本実施の形態は、図3に示すように、半導体レーザー素子（ペレット）1'の幅方向両端部に形成される切欠部14'、14'を凹型溝構造とした例である。

【0043】本実施の形態の半導体レーザー素子（ペレット）1'は、上述した図2（b）の工程に代えて、上記レジスト膜23をエッチングマスクとし、ドライエッチングにより、幅約40μm、深さ約20μmの寸法の断面矩形に配列溝（図示せず）を形成すれば良い。尚、エッチングガスの種類としては、Cl、SiCl₄、HBr、BCl₃等のハロゲン系ガスを用いれば良い。

【0044】図3からも分かるように、本実施の形態に係る半導体レーザー素子（ペレット）1'においても、電極面側に回り込み付着する保護膜29、30の形成物質は、切欠部14'、14'内にとどまり、平坦部46'にまで及ぶことがない。従って、上述した第1の実施の形態に係る半導体レーザー素子（ペレット）1と同様の効果が得られる。

【0045】

【発明の効果】本発明によれば、スペーサが不要となる

ので、半導体レーザー素子の製造工程を簡略化でき、以て低価格な半導体レーザー素子を提供することができる。

【0046】また、各半導体レーザーバーは治具の載置面に対して垂直に載置されるので、各半導体レーザーバーの端面全体に亘って均一な厚さの保護膜を形成することができる。

【0047】更に、本発明では、活性層を含む発光面を劈開によって形成するので、エッチングによって発光面を形成して保護膜を形成する場合より、発光効率が高くなる。

【0048】加えて、少ない消費電力で従来と同じ発光量が得られるので、発熱量が少なくなり、素子の寿命も長くなる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係る半導体レーザー素子の構造を示す図であり、(a)はその平面図、(b)はその正面図、(c)はその側面図である。

【図2】(a)～(k)は、図1に示した半導体レーザー素子の製造工程の概略を示す図である。

【図3】本発明の第2の実施の形態に係る半導体レーザー素子の側面図である。

【図4】従来の一般的な半導体レーザー素子の構成を示す図である。

【図5】従来の半導体レーザー素子が端面保護膜形成用治具に装填された状態を示す図である。

【図6】従来のスペーサを用いた端面保護膜形成方法を説明するための図である。

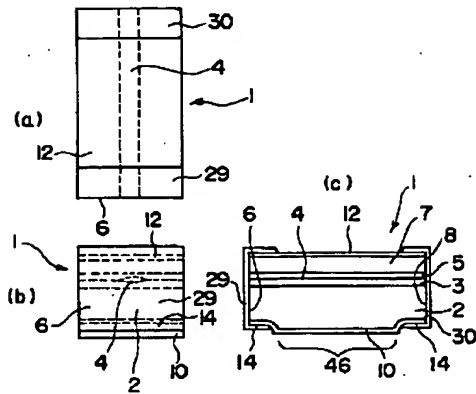
【符号の説明】

1	半導体レーザー素子（ペレット）
1'	半導体レーザー素子（ペレット）
2	半導体基板
3	下部クラッド層
4	活性層
5	上部クラッド層
6	発光面
8	発光背面
10	電極面
12	電極面
14	切欠部
14'	切欠部
21	ウエハ
22	活性層
23	レジスト膜
24	配列溝
25	電極
26	劈開用のキズ
27	半導体レーザーバー
28	劈開端面
29	保護膜
30	保護膜

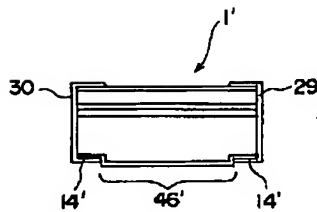
31	半導体基板
32	活性層
33	クラッド層
34	発光面
36	発光背面
38	電極面
40	電極面

* 44	スペーサ
46	平坦部
46	平坦部
48	端面コーティング用治具
50	半導体レーザーバー
54	端面コーティング用治具
* 56	載置面

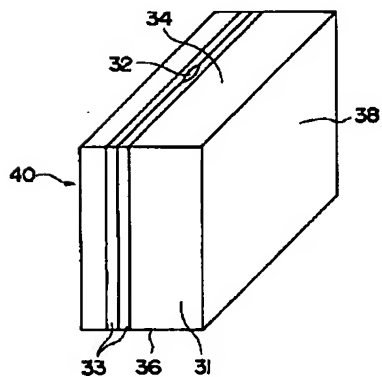
【図1】



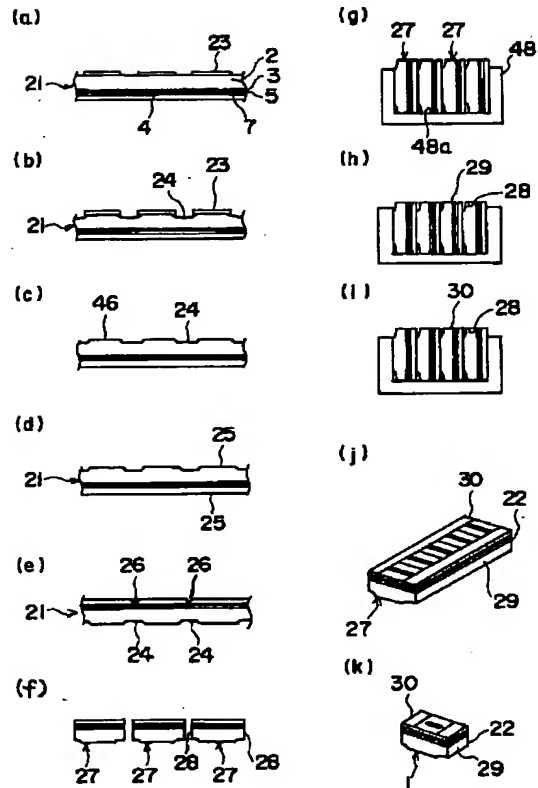
【図3】



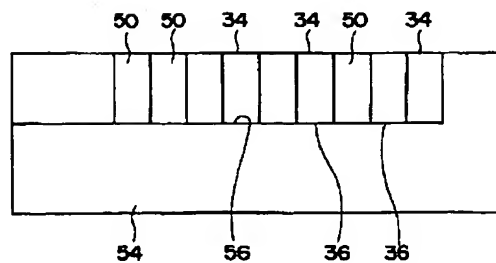
【図4】



【図2】



【図5】



【図6】

